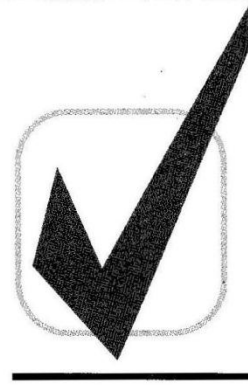
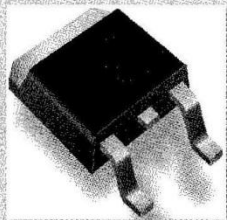


TEST DE AUTOEVALUACIÓN



En este tema veremos circuitos integrados especiales, tales como los reguladores de tensión, el Timer 555 y los convertidores A/D y D/A.

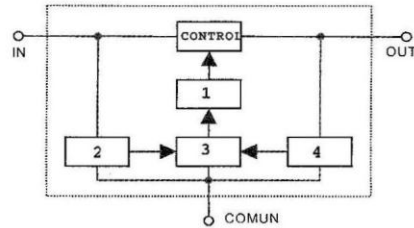
COMPONENTES ELECTRÓNICOS



Tema 15
CI especiales

1. En el diagrama de bloques del CI regulador de tensión de la figura...

- a) El bloque 1 es el de muestreo.
- b) El bloque 2 es el amplificador de error.
- c) El bloque 3 es el comparador.
- d) El bloque 4 es la tensión de referencia.



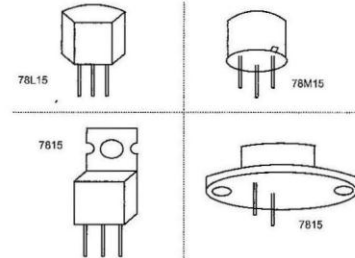
2. Dada la referencia comercial del CI regulador de la figura, sabemos que...

- a) El código (1) informa de la corriente máxima de salida en amperios.
- b) El código (2) indica el tipo de cápsula.
- c) El código (3) da la tensión estabilizada de salida.
- d) El código (4) corresponde a la marca del fabricante.

LM 78 H 12 CK
(1) (2) (3) (4)

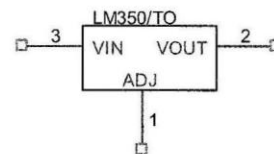
3. ¿Cuál de los reguladores de la serie 78xx de la figura se presenta con encapsulado TO-92?

- a) 78L15Z.
- b) 78M15H.
- c) 7815T.
- d) 7815K.



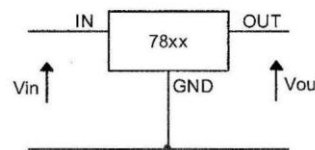
4. ¿Cuál de las características siguientes no tiene relación con los CI reguladores de tensión?

- a) Margen de tensión de entrada y tensión de salida regulada.
- b) Potencia de disipación y rango de temperatura.
- c) Intensidad máxima de salida y encapsulado.
- d) Tensión de offset y CMRR.



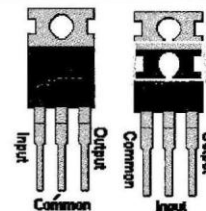
5. Para que un CI regulador de la serie 78xx pueda funcionar correctamente es necesario que la tensión de entrada al mismo sea como mínimo:

- a) $V_{in} = V_{out}$.
- b) $V_{in} = V_{out} / 2$.
- c) $V_{in} = 78 \cdot V_{out}$.
- d) $V_{in} = 3V + V_{out}$.



6. Los CI reguladores de la figura...

- a) Tienen la misma disposición de terminales.
- b) Son intercambiables entre sí.
- c) No disponen de aleta refrigeradora.
- d) Son complementarios: uno para tensiones positivas y el otro para negativas.



7. Los reguladores integrados de tensión fijos de la serie 78xx son capaces de proporcionar, convenientemente refrigerados, una corriente máxima de...

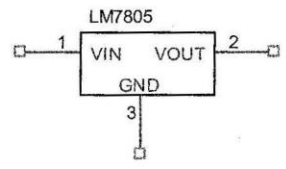
- a) 100 mA.
- b) 500 mA.
- c) 1 A.
- d) 3 A.

8. ¿Cuál de las series de CI reguladores fijos de tensión positiva proporcionan mayor corriente de salida?

- a) 78xx.
- b) 78Lxx.
- c) 78Mxx.
- d) 78Hxx.

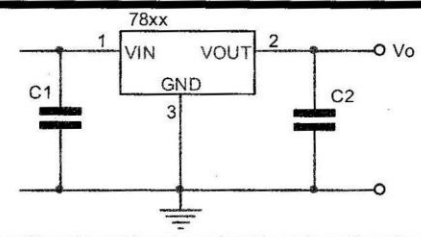
9. Un CI regulador tipo LM7805 dispone de un rango de tensiones de entrada admisibles de...

- a) $8 \div 35$ V.
- b) $5 \div 35$ V.
- c) $5 \div 78$ V.
- d) $-8 \div +5$ V.



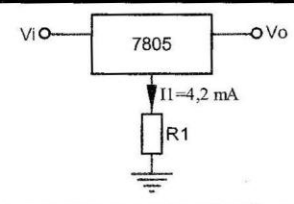
10. Los condensadores C2 y C3 del regulador de la figura...

- a) Suelen tener valores altos de capacidad, del orden de μ F.
- b) Deben ser colocados lo más lejos posible del integrado.
- c) Sirven para mejorar la estabilidad en altas frecuencias y la respuesta frente a los transitorios.
- d) No aportan nada al circuito y normalmente no se conectan.



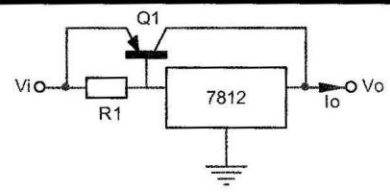
11. Dado el montaje de la figura, para obtener una tensión de salida regulada $V_o = 7$ V, la resistencia debe valer:

- a) $R1 = 220 \Omega$.
- b) $R1 = 470 \Omega$.
- c) $R1 = 1 \text{ K} \Omega$.
- d) $R1 = 10 \text{ K} \Omega$.



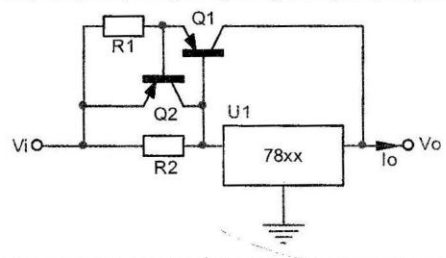
12. Mediante el montaje regulador de la figura se consigue...

- a) Mayor corriente de salida I_o .
- b) Mayor tensión de salida V_o .
- c) Protección contra cortocircuitos.
- d) Salida simétrica.



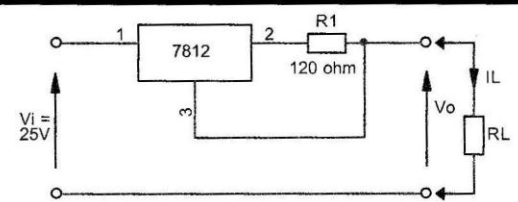
13. El montaje regulador mostrado permite...

- a) Mayor corriente de salida.
- b) Protección contra cortocircuitos.
- c) Las dos respuestas anteriores son ciertas.
- d) Protección contra sobretensiones.



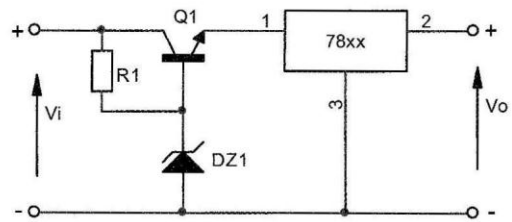
14. La fuente de corriente constante de la figura proporciona, dentro del rango de valores de R_L admitido, una intensidad por la carga...

- a) $I_L = 100$ mA.
- b) $I_L = 0,5$ A.
- c) $I_L = 1$ A.
- d) $I_L = 0 \div 50$ mA.

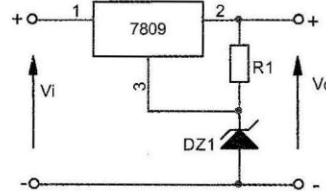


15. El montaje regulador de la figura tiene como objetivo...

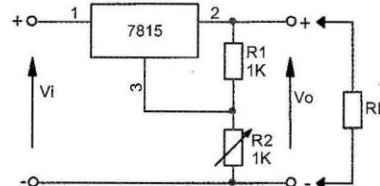
- a) Poder conectar y estabilizar cargas inductivas, tales como motores CC, etc.
- b) Permitir trabajar con una tensión de entrada $V_i > 35 \div 40V$.
- c) Amplificar la estabilización de la tensión de salida.
- d) Mantener estabilizada la tensión de salida aunque se estropee el regulador 78xx.

**16. Si el zener del circuito de la figura es de 6 V, la tensión de salida valdrá:**

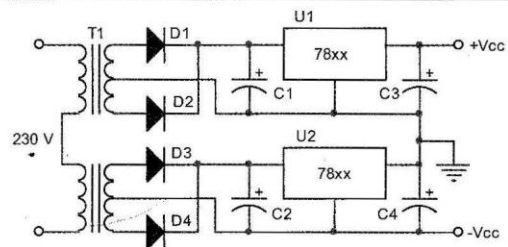
- a) $V_o = 9 V$.
- b) $V_o = 10 V$.
- c) $V_o = 15 V$.
- d) $V_o = 18 V$.

**17. En el circuito regulador de la figura, la tensión de salida puede valer:**

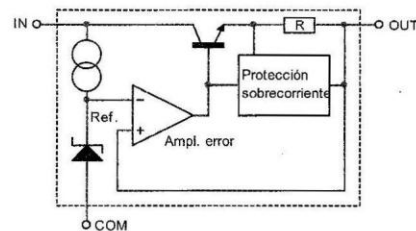
- a) $V_o = 0 \div 7,5 V$.
- b) $V_o = 7,5 \div 15 V$.
- c) $V_o = 0 \div 15 V$.
- d) $V_o = 15 \div 30 V$.

**18. El circuito de la figura...**

- a) Proporciona salida simétrica.
- b) Debería utilizar un regulador 79xx para la salida negativa.
- c) Tiene los condensadores C2 y C3 conectados al revés.
- d) Puede entregar tensiones variables.

**19. Los reguladores integrados de tensión variable de tres terminales...**

- a) Trabajan con masa flotante.
- b) Necesitan sólo dos resistencias externas.
- c) Incorporan circuitos internos de limitación de corriente y protección contra las sobrecargas térmicas.
- d) Todas las respuestas anteriores son ciertas.

**20. La tensión mínima de salida de los CI reguladores LM317, LM350 y LM338 es de...**

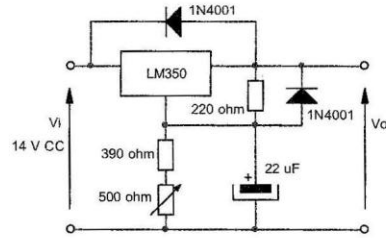
- a) 0 V.
- b) 1,2 V.
- c) 5 V.
- d) -10 V.

21. ¿Cuál de los siguientes CI reguladores variables es para tensiones negativas?

- a) LM317.
- b) LM350.
- c) LM338.
- d) LM337.

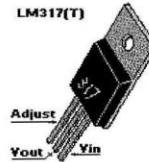
22. La tensión de salida del regulador de la figura vale:

- a) $V_o = 3 \div 6 \text{ V.}$
- b) $V_o = 0 \div 14 \text{ V.}$
- c) $V_o = 0 \div 3,5 \text{ V.}$
- d) $V_o = 1 \div 35 \text{ V.}$



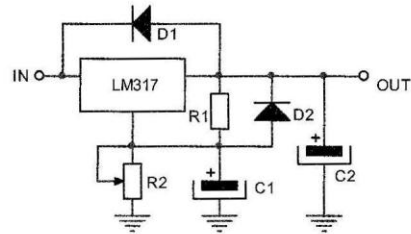
23. El CI regulador LM317 tiene la aleta refrigeradora unida directamente a...

- a) El terminal de entrada.
- b) El terminal de salida.
- c) El terminal de ajuste.
- d) El encapsulado.



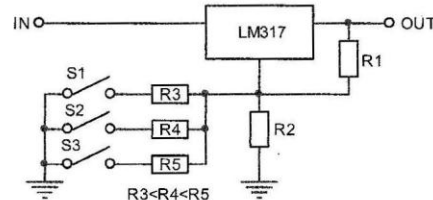
24. Los diodos D1 y D2 del regulador de la figura...

- a) Se emplean para rectificar los armónicos de orden superior.
- b) Deben ser de conmutación lenta.
- c) Protegen al CI de las descargas bruscas de los condensadores.
- d) Todas las respuestas anteriores son ciertas.



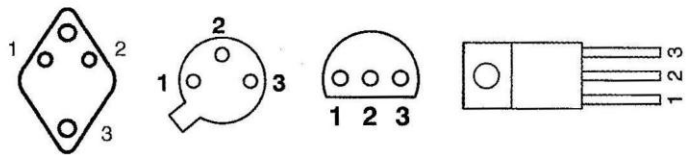
25. En el regulador variable de la figura, la máxima tensión de salida se obtiene cuando...

- a) Se cierra el interruptor S1.
- b) Se cierra el interruptor S2.
- c) Se cierra el interruptor S3.
- d) Todos los interruptores están abiertos.



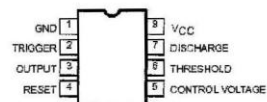
26. ¿Cuál de los encapsulados permite a los CI reguladores de tensión disipar más potencia?:

- a) TO-92.
- b) TO-39.
- c) TO-220.
- d) TO-3.



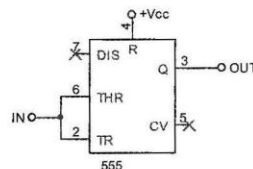
27. El CI 555 se puede configurar como...

- a) Multivibrador.
- b) Temporizador.
- c) VCO.
- d) Cualquiera de las anteriores.



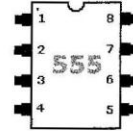
28. El 555 de la figura se comporta como...

- a) Un multivibrador astable.
- b) Un multivibrador metaestable.
- c) Un multivibrador estable.
- d) Un inversor.



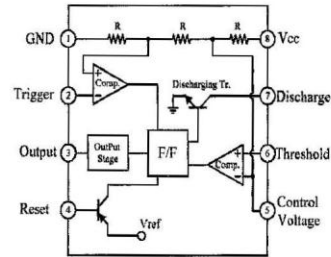
29. ¿Cuál de las siguientes características del CI 555 es falsa?

- a) Tensión de alimentación Vcc de 4,5 a 16-18V.
- b) Duración del impulso da salida totalmente independiente de Vcc.
- c) Corriente máxima de salida de 10 mA.
- d) Temporiza desde μ s hasta horas.



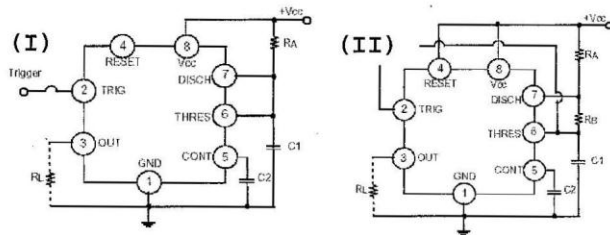
30. Para que la salida "Output" del CI 555 pase a valer "0", la tensión en el terminal 6, umbral, debe superar...

- a) Vcc.
- b) 1/2 Vcc.
- c) 1/3 Vcc.
- d) 2/3 Vcc.



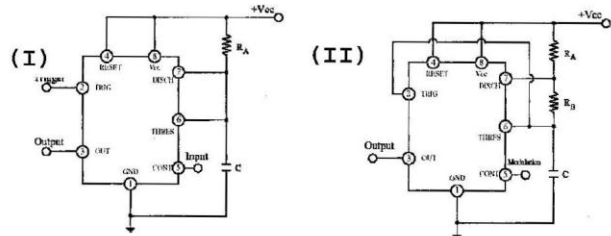
31. ¿Cuál de los montajes de la figura se comporta como multivibrador astable?

- a) El montaje I.
- b) El montaje II.
- c) Ninguno.
- d) Los dos.



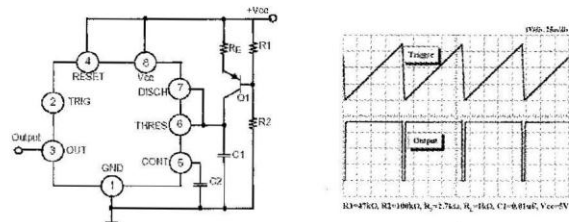
32. ¿Cuál de los montajes de la figura se comporta como modulador de anchura de pulso?

- a) El montaje I.
- b) El montaje II.
- c) Ninguno.
- d) Los dos.



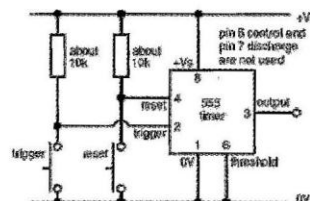
33. El montaje de la figura es un...

- a) Divisor de frecuencia.
- b) Oscilador controlado por tensión.
- c) Modulador FSK.
- d) Generador de rampa lineal.



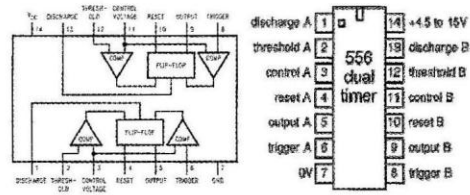
34. El montaje de la figura se comporta como un...

- a) Temporizador a la conexión.
- b) Temporizador a la desconexión.
- c) Multivibrador biestable.
- d) VCO.



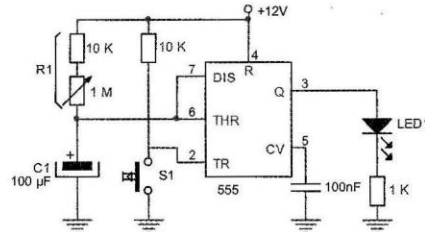
35. El 556 dispone de...

- a) Dos 555 de características idénticas.
- b) Mejores prestaciones eléctricas que el 555.
- c) Menos terminales que el 555.
- d) Mayor estabilidad térmica que el 555.



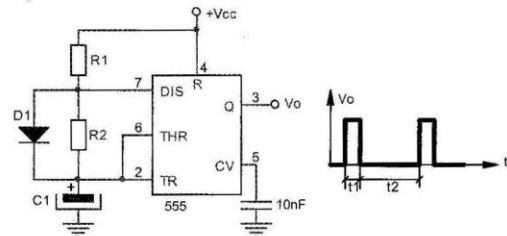
36. En el circuito de la figura, después de pulsar S1 el LED1 permanecerá encendido...

- a) Como máximo 111,1 s.
- b) Como mínimo 11,1 s.
- c) 10 s, independientemente del ajuste de R1.
- d) Indefinidamente hasta pulsar de nuevo S1.



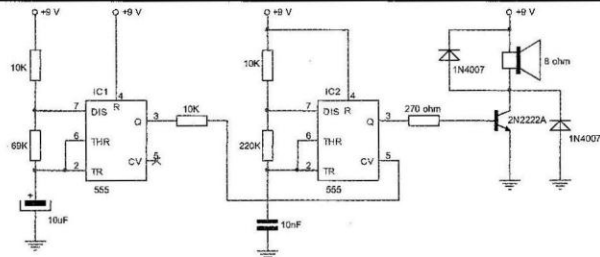
37. Para obtener la forma de onda de salida mostrada en la figura, tal que $t_1 < t_2$, se debe cumplir que...

- a) $R1 = R2$.
- b) $R1 < R2$.
- c) $R1 > R2$.
- d) $R1 = 0$.



38. El efecto conseguido en el altavoz del circuito de la figura es...

- a) De sirena.
- b) De sonido bitonal.
- c) Las dos respuestas anteriores son ciertas.
- d) De metrónomo.

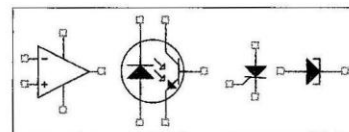


39. La precisión de una conversión analógica-digital es tanto mayor...

- a) Cuanto mayor sea la variación pico a pico de la señal analógica.
- b) Cuanto más frecuentemente se muestree la señal analógica.
- c) Cuanto menor sea el número de bits utilizados para representar el valor muestreado.
- d) Cuanto menor sean los niveles de tensión asociados a los bits 0 y 1.

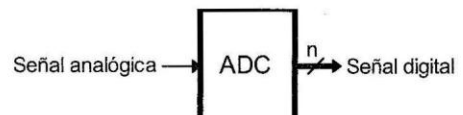
40. Un dispositivo de uso frecuente en los circuitos convertidores A/D- D/A es...

- a) El diodo túnel.
- b) El tiristor.
- c) El optoacoplador.
- d) El amplificador operacional.



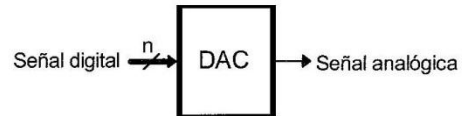
41. De entre los siguientes convertidores, el que hace una conversión analógica-digital es...

- a) El convertidor secuencial por generación de impulsos.
- b) El convertidor directo de resistencias ponderadas.
- c) El convertidor de rampa binaria.
- d) El convertidor con red de resistencia en escalera R/2R.



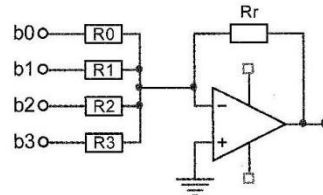
42. De entre los siguientes convertidores, el que hace una conversión digital-analógica es...

- a) El convertidor por comparación de bits o flashing.
- b) El convertidor en escalera R/2R.
- c) El convertidor de pendiente simple.
- d) El convertidor de doble rampa.



43. Si en el convertidor D/A de la figura aplicamos a la entrada una combinación binaria de 4 bits en la que b0 es el bit de menor peso, para que las resistencias R0, R1, R2 y R3 representen los pesos binarios de los bits de entrada deberán cumplir:

- a) $R_0 = 8R$; $R_1 = 4R$; $R_2 = 2R$; $R_3 = R$.
- b) $R_0 = R$; $R_1 = 2R$; $R_2 = 4R$; $R_3 = 8R$.
- c) $R_0 = 4R$; $R_1 = 3R$; $R_2 = 2R$; $R_3 = R$.
- d) $R_0 = R$; $R_1 = 2R$; $R_2 = 3R$; $R_3 = 4R$.



44. Si quisiéramos diseñar un convertidor D/A de 8 bits análogo al de la pregunta anterior, necesitaríamos 8 resistencias en el rango...

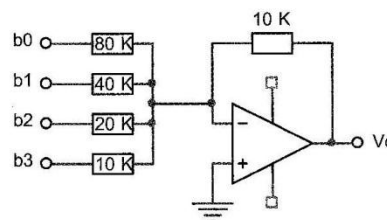
- a) Desde R hasta 8R.
- b) Desde R hasta 16R.
- c) Desde R hasta 128R.
- d) Desde R hasta 256R.

45. La precisión de un DAC de resistencias ponderadas depende de...

- a) La tolerancia de las resistencias empleadas.
- b) La dispersión térmica.
- c) La tensión de referencia.
- d) Cualquiera de las anteriores.

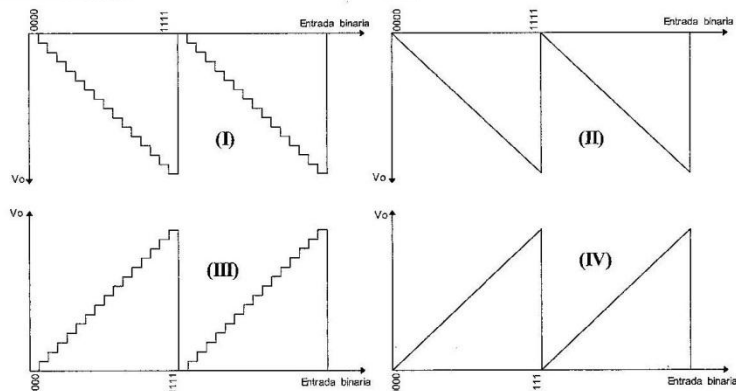
46. Si en el DAC de la figura se aplica a la entrada por niveles de tensión TTL la combinación binaria 1011, la tensión de salida será...

- a) $V_o = 55 \text{ V}$.
- b) $V_o = -3,6 \text{ V}$.
- c) $V_o = -6,875 \text{ V}$.
- d) $V_o = -55 \text{ V}$.



47. Si en el DAC de la pregunta anterior aplicamos a la entrada la salida de un contador binario de 4 bits, la tensión de salida será semejante a la mostrada en...

- a) La gráfica I.
- b) La gráfica II.
- c) La gráfica III.
- d) La gráfica IV.

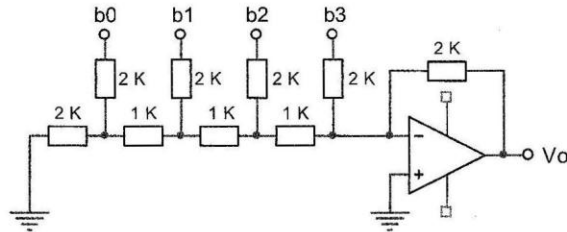


48. *El DAC con resistencias en escalera R-2R ofrece la ventaja frente al de resistencias ponderadas de...*

- a) Necesitar resistencias de mayor precisión.
- b) Utilizar menor número de resistencias.
- c) Requerir únicamente dos valores de resistencia.
- d) Proporcionar una tensión de salida no proporcional al peso binario de los bits de entrada.

49. *Si en el DAC de la figura se aplica a la entrada con niveles de tensión TTL la combinación binaria 0100, la tensión de salida será...*

- a) $V_o = -5$ V.
- b) $V_o = -2,5$ V.
- c) $V_o = -1,25$ V.
- d) $V_o = -0,625$ V.



50. *Si en el DAC de la figura anterior se aplica a la entrada con niveles de tensión TTL la combinación binaria 1101, la tensión de salida será...*

- a) $V_o = -8,125$ V.
- b) $V_o = +8,125$ V.
- c) $V_o = -6,875$ V.
- d) $V_o = +6,875$ V.

51. *La resolución de un DAC de 8 bits es...*

- a) $3,92 \cdot 10^{-3}\%$.
- b) 0,392%.
- c) 3,92%.
- d) $3,92 \cdot 10^{-2}\%$.

52. *La resolución de un DAC depende...*

- a) Directamente del número de bits de la combinación binaria de entrada.
- b) Inversamente del número de bits de la combinación binaria de entrada.
- c) Directamente de los niveles de tensión lógicos H y L.
- d) Inversamente de los niveles de tensión lógicos H y L.

53. *En un DAC, la precisión...*

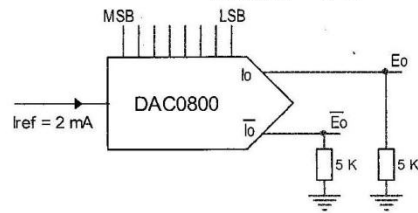
- a) Es la diferencia de tensión analógica que se obtiene al convertir 2 combinaciones binarias consecutivas.
- b) Deberá ser siempre mayor que $\pm \frac{1}{2}$ LSB.
- c) Se expresa como un porcentaje de la tensión de salida a fondo de escala.
- d) Es independiente del número de bits de la combinación binaria de entrada.

54. *La máxima tensión de salida que puede proporcionar un DAC de 12 bits que genera una tensión de 4 V para una entrada en binario natural 101001111100 es...*

- a) 3,7 V.
- b) 5,28 V.
- c) 6,1 V.
- d) 12 V.

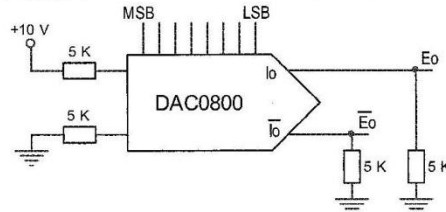
55. Utilizando el DAC de la figura, el valor E_o a fondo de escala es...

- a) -10 V .
- b) $-9,96\text{ V}$.
- c) $+10\text{ V}$.
- d) $+9,96\text{ V}$.



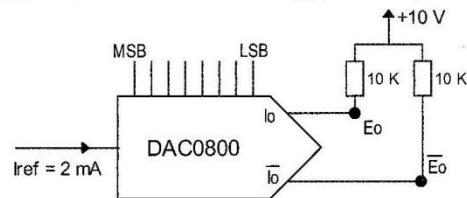
56. Utilizando el DAC de la figura, el rango de tensión E_o que se obtiene al aplicar a la entrada las combinaciones binarias desde 00000000 hasta 11111111 es...

- a) $-10\text{ V} \div +10\text{ V}$.
- b) $0 \div -10\text{ V}$.
- c) $-9,96\text{ V} \div +9,96\text{ V}$.
- d) $-9,96\text{ V} \div +0\text{ V}$.



57. En el DAC de la figura, el valor E_o que se obtiene para la combinación binaria de entrada 10000000 es...

- a) 0 V .
- b) 5 V .
- c) -5 V .
- d) $-9,92\text{ V}$.



58. En el DAC de la figura anterior, el rango de tensión E_o que se obtiene si se aplica a la entrada las combinaciones binarias desde 00000000 hasta 11111111 es...

- a) $+10 \div -10\text{ V}$.
- b) $+10 \div -9,92\text{ V}$.
- c) $-9,92 \div +10\text{ V}$.
- d) $-10 \div +10\text{ V}$.

59. La principal ventaja de un convertidor A/D paralelo tipo flash es...

- a) El reducido número de comparadores analógicos que requiere su circuito.
- b) La rapidez con la que se efectúa la conversión.
- c) La independencia del tamaño del circuito respecto al número de bits de la combinación binaria de salida.
- d) La irrelevancia de la velocidad de muestreo en la precisión de la conversión.

60. Un convertidor A/D tipo flash está formado por...

- a) Un divisor de tensión.
- b) Varios comparadores analógicos.
- c) Un codificador con prioridad.
- d) Todas las respuestas anteriores son ciertas.

61. Para diseñar un convertidor A/D tipo flash de 8 bits se necesitan...

- a) 8 resistencias iguales.
- b) 8 comparadores analógicos.
- c) 8 resistencias distintas.
- d) 255 comparadores analógicos.

62. Si a un ADC flash de 3 bits con una tensión de referencia de 8 V se aplica una señal analógica de 6,25 V, la combinación binaria de salida será...

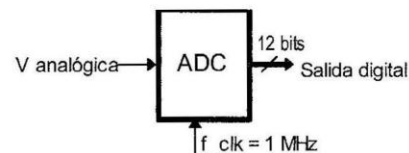
- a) 111.
- b) 110.
- c) 101.
- d) 100.

63. Un convertidor A/D de rampa en escalera incorpora...

- a) Un convertidor D/A.
- b) Un registro de desplazamiento.
- c) Un comparador binario.
- d) Un codificador con prioridad.

64. El tiempo de conversión de un ADC de rampa en escalera de 12 bits que utiliza un reloj de 1 MHz es...

- a) 12 μ s.
- b) 4.095 μ s.
- c) 24 ms.
- d) 2.024 ms.



65. El convertidor A/D de rampa en escalera se caracteriza por...

- a) Ser más rápido que el ADC flash.
- b) No tener que empezar desde cero en cada muestreo el valor de la tensión de referencia.
- c) Tener un tiempo de conversión variable en función de la tensión analógica.
- d) Presentar una oscilación a la salida entre dos estados binarios cuando la tensión analógica de entrada se mantiene constante.

66. El convertidor analógico-digital que incorpora un contador ascendente-descendente en su circuitería es del tipo...

- a) Por aproximaciones sucesivas.
- b) De contaje continuo.
- c) De doble rampa.
- d) Flash.

67. El convertidor A/D de seguimiento tiene la desventaja de...

- a) Ser más lento que el de rampa en escalera.
- b) Tener que reiniciar el contador desde cero en cada muestreo.
- c) Necesitar un integrador para generar cada rampa.
- d) Oscilar en la salida entre dos estados binarios ante una señal analógica constante.

68. En un convertidor A/D de rampa analógica la rampa es generada por...

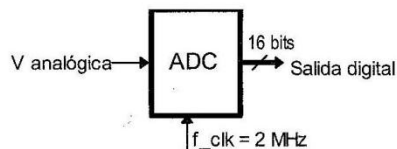
- a) Un comparador analógico.
- b) Un integrador.
- c) Un conmutador analógico.
- d) Un latch.

69. El tiempo de conversión de un convertidor A/D por aproximaciones sucesivas es...

- a) Mucho mayor que el de los demás ADC, salvo el de tipo flash.
- b) Fijo para cualquier valor de la tensión analógica de entrada.
- c) Independiente del número de bits de la combinación binaria de entrada.
- d) Función de los valores y tolerancias del integrador RC que incorpora.

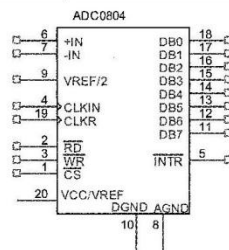
70. Un ADC de aproximaciones sucesivas de 16 bits que trabaja con un reloj de 2 MHz tarda en realizar la conversión de cada valor muestreado...

- a) 0,5 μ s.
- b) 32,77 μ s.
- c) 131 μ s.
- d) 8 μ s.



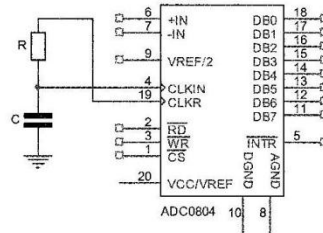
71. En el convertidor ADC0804 de la figura, la tensión analógica de entrada se aplica entre los terminales...

- a) + IN y AGND.
- b) - IN y AGND.
- c) + IN y - IN.
- d) + IN y DGND.



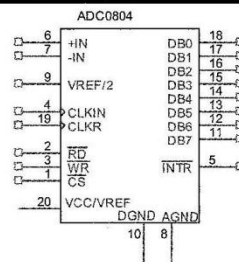
72. Si se conecta una red RC como se indica en la figura, la frecuencia de reloj necesaria para realizar la conversión será...

- a) $f = \ln 3 / RC$.
- b) $f = 1 / 1,1 RC$.
- c) $f = RC / 1,1$.
- d) $f = RC \ln 3$.



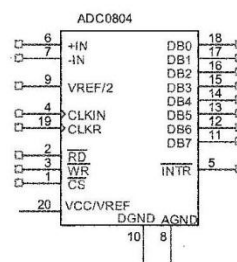
73. En el ADC0804 el final de la conversión se conoce por...

- a) La activación a nivel bajo del pin 5, \overline{INTR} .
- b) La desactivación a nivel alto del pin 5, \overline{INTR} .
- c) La puesta en estado de alta impedancia de los pines de salida.
- d) La activación a nivel bajo del pin 3, \overline{WR} .



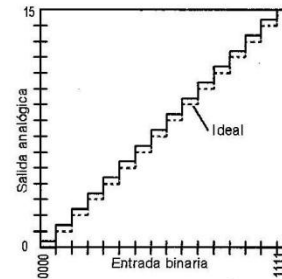
74. Si en el ADC0804 se quiere que al finalizar un ciclo de conversión comience uno nuevo es necesario...

- a) Interconectar los pines \overline{RD} y \overline{WR} y llevar a masa \overline{INTR} y \overline{CS} .
- b) Interconectar los pines \overline{INTR} y \overline{CS} y llevar a masa \overline{RD} y \overline{WR} .
- c) Interconectar los pines \overline{INTR} y \overline{RD} y llevar a masa \overline{CS} y \overline{WR} .
- d) Interconectar los pines \overline{INTR} y \overline{WR} y llevar a masa \overline{CS} y \overline{RD} .



75. Observando la característica de la figura se puede afirmar que el convertidor D/A presenta un error de...

- a) Offset.
- b) No monotonicidad.
- c) Ganancia alta.
- d) No linealidad diferencial.

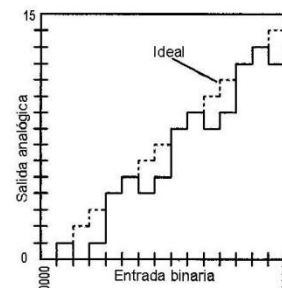


76. Un glitch es...

- a) Un fenómeno muy fácil de eliminar que no supone ningún inconveniente en las aplicaciones de los convertidores.
- b) Una característica deseable en los convertidores A/D.
- c) El retardo producido en la conversión de cada bit.
- d) La distorsión producida en la señal de salida de un convertidor D/A cuando el número de bits que cambian simultáneamente es elevado.

77. Al aplicar a la entrada de un DAC combinaciones binarias ascendentes de 4 bits se obtiene la característica de la figura. La causa probable de este error es...

- a) La entrada del bit b3 se encuentra en circuito abierto.
- b) El amplificador operacional del convertidor presenta un error de offset.
- c) La entrada del bit b1 se encuentra cortocircuitada a masa.
- d) La resistencia de realimentación del operacional no es de precisión con lo que su tolerancia es excesiva.

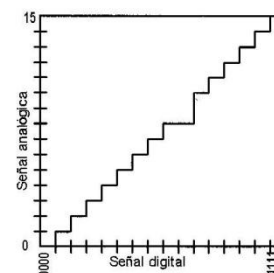


78. Una causa probable de error de no linealidad diferencial en un DAC de resistencias ponderadas puede ser que...

- a) alguna de las resistencias de entrada no sea inversamente proporcional al peso binario de su correspondiente bit.
- b) La resistencia de realimentación no guarda la relación R-2R con el resto de resistencias.
- c) No se haya realizado el ajuste de offset en alguno de los comparadores analógicos del circuito.
- d) El circuito no esté conectado a masa.

79. En un convertidor A/D, la característica de la figura corresponde a un error de...

- a) Offset.
- b) Código ausente.
- c) Código incorrecto.
- d) Ganancia.



80. El convertidor A/D más rápido es...

- a) El de aproximaciones sucesivas.
- b) El simultáneo.
- c) El half-flash.
- d) El de doble rampa.